

PHNL 000 613 68

13 Nov 2000

PatentWeb  
HomeEdit  
SearchReturn to  
Patent List

Help

☐ Include in patent order**MicroPatent® Worldwide PatSearch:** Record 1 of 1

[no drawing available]

**Family Lookup****JP02134911****RINGING COMPENSATING FILTER CIRCUIT****HITACHI LTD****Inventor(s): ;ONISHI MAKOTO****Application No. 63287677 , Filed 19881116 , Published 19900523****Abstract:**

**PURPOSE:** To allow a highly precise component to pass as it is by using a filter having an impulse response asymmetrical to an infinite impulse response(IIR) filter and switching filters before and after an output edge to eliminate only the ringing component generated in the vicinity of the edge.

**CONSTITUTION:** The impulse response continues for an infinite time in an IIR filter 1, and the impulse response is attenuated to a small amplitude value in a finite time Tf and can be ignored after the time Tf when the stability of the filter is secured, and phase compensating all pass filters (APF) 2 and 3 and delay time compensating filters 4 and 5 are combined to obtain a filter whose impulse response is symmetrical with respect to time in the time Tf and a filter whose impulse response is obtained by inverting that of the IIR filter 1 with respect to time. These three filters are switched by the signal which detects the edge of an input signal, thereby realizing the IIR filter where ringing is suppressed without degrading the amplitude frequency characteristic.

**COPYRIGHT:** (C)1990,JPO&Japio**Int'l Class:** H03H01704 H03H01702 H04N005208 H03K00500**MicroPatent Reference Number:** 000977486**COPYRIGHT:** (C) JPOPatentWeb  
HomeEdit  
SearchReturn to  
Patent List

Help

---

For further information, please contact:  
[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)

**This Page Blank (uspto)**

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-134911

⑮ Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	⑬ 公開 平成2年(1990)5月23日
H 03 H 17/04	A	8837-5 J	
H 04 N 17/02	M	8837-5 J	
// H 03 K 5/208		7060-5 C	
H 03 K 5/00	Z	7631-5 J	

審査請求 未請求 請求項の数 2 (全7頁)

⑭ 発明の名称 リンギング補償フィルタ回路

⑯ 特 願 昭63-287677

⑰ 出 願 昭63(1988)11月16日

⑱ 発 明 者 大 西 誠 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

リンギング補償フィルタ回路

2. 特許請求の範囲

1. 無限インパルス応答(IIR)フィルタからなる第1のフィルタと、該IIRフィルタに全域通過フィルタを縦続接続して群遅延特性を補償した第2のフィルタと、前記IIRフィルタに前記全域通過フィルタを2段縦続接続して過補償した群遅延特性を持つ第3のフィルタを設け、前記3つのフィルタに同一のインパルスを入力し、各々のフィルタの主応答パルスの時間位置が等しくなるように前記3つのフィルタに遅延時間補償フィルタを付加し、入力信号のエッジ部分を検出した信号からフィルタ切り換え制御信号を形成し、該フィルタ切り換え制御信号によつて、出力信号のエッジ部分より一定時間Tだけ前の期間には前記第1のフィルタの出力を選択し、前記出力信号のエッジ部分より前記Tだけ後の期間では前記第3のフィルタの

(1)

出力を選択し、前記出力信号のエッジ部分より前記T以上はなれた期間では前記第2のフィルタの出力を選択して出力するように動作させることを特徴とするリンギング補償フィルタ回路。

2. 特許請求の範囲第1項記載のリンギング補償フィルタ回路において、前記IIRフィルタと、該IIRフィルタの出力に前記第1の全域通過フィルタと前記第1の遅延時間補償フィルタを接続し、前記第1の全域通過フィルタの出力に第2の全域通過フィルタを接続し、前記第1の全域通過フィルタの出力と前記第1の遅延時間補償フィルタの出力とを切り換え選択する第1の切り換えスイッチを介して第2の遅延時間補償フィルタを接続し、前記第2の全域通過フィルタの出力と前記第2の遅延時間補償フィルタの出力とを切り換え選択する第2の切り換えスイッチを設け、前記フィルタ切り換え制御信号によつて前記第1および第2の切り換えスイッチを制御し、前記出力信号のエッジ部分より前記一定時間Tだけ前の期間には前記第1および

(2)

第2の遅延時間補償フィルタの出力を選択し、前記出力信号のエッジ部分より前記Tだけ後ろの期間では前記第1および第2の全域通過フィルタの出力を選択し、前記出力信号のエッジ部分より前記T以上はなれた期間では前記第1の全域通過フィルタと前記第2の遅延時間補償フィルタの出力を選択するように動作させることを特徴とするリングング補償フィルタ回路。

### 3. 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明はリングングを補償したフィルタ回路に係わり、特に急峻な遮断特性を有してリングングを発生しやすい無限インパルス応答(IIR)フィルタのリングング補償に関する。

#### 〔従来の技術〕

TV受像機の高画質化が盛んに行われている。高画質化には受信したTV信号の高域成分を損なわずにフィルタリングする必要がある。しかしフィルタの遮断特性を急峻にすると入力信号のエッジ部分の近傍にリングングが生じ、これが著しく

(3)

上記目的を達成するため、本発明においては目的とする無限インパルス応答(IIR)フィルタとほとんど同じ振幅周波数特性を持ち、かつ非対称なインパルス応答を持つフィルタを用い、入力信号のエッジを検出して出力エッジの前後でこれらのフィルタを切り換える。

IIRフィルタはその名の通りインパルス応答が無限時間続くフィルタである。フィルタの安定性が保証されていればインパルス応答は有限時間Tfで小さい振幅値に減衰しTf時間以降は無視することができる。後述するようにIIRフィルタの位相特性を補償してインパルス応答の波形を変えたフィルタをつくることができる。従ってTf時間内でほぼ時間対称なインパルス応答を持つフィルタ(位相補償IIR)および元のIIRフィルタと時間反転したインパルス応答を持つフィルタ(過補償IIR)が得られる。これら3つのフィルタの振幅特性はまったく同じであるが応答波形は異なり、元のIIRフィルタとこれに時間反転したインパルス応答を持つ過補償IIRフ

(5)

再生画像の画質を劣化させていた。そこで、このリングングを除く種々の方法が考案されており、例えば、適応的にフィルタ振幅特性を切り換える方式や、メディアンフィルタと呼ばれる非線形なフィルタなどが用いられている。

#### 〔発明が解決しようとする課題〕

上記従来技術はいずれの方法も低域通過フィルタの作用によりリングングを小さくするもので、画像のエッジ部分近傍の高域信号成分は極端に小さい振幅となつてしまい、精細度は低下し、ぼやけた画像となつてしまう欠点があつた。エッジ近傍だけ低域通過フィルタに切り換える方法では精細度低下はエッジ部分だけに限定されるものの、切り換えに伴う波形の不連続性による不自然さは残り、やはり画質を低下させてしまう。

本発明の目的は、エッジ付近に発生するリングング成分のみを取り除き、高精細な成分はそのまま通過させることができるリングング補償IIRフィルタ回路を提供することにある。

#### 〔課題を解決するための手段〕

(4)

フィルタは各々前リングングおよび後リングングが小さくなつたフィルタであり、Tf時間内で時間対称なインパルス応答を持つ位相補償IIRフィルタは近似的に直接位相特性を持つフィルタとなる。

そこで、これら3つのフィルタを入力信号のエッジを検出した信号により切り換え、出力信号のエッジ出力時間よりT時間前( $T \geq T_f$ )の期間には前リングングの小さいIIRフィルタを選択し、出力信号のエッジよりT時間後の期間には後リングングの小さくなつた過補償IIRフィルタを選択し、そのほかの時間には近似的な直線位相特性を持つ位相補償IIRフィルタを選択するように切り換えれば、振幅周波数特性を劣化させずにリングングを抑えたIIRフィルタを実現することができる。

#### 〔作用〕

IIRフィルタの位相特性を補償してインパルス応答波形の異なるフィルタを得る方法について説明する。IIRフィルタは分次式で表される伝

(6)

連関数を持つ。分母多項式の根は極と呼ばれ、これがインパルス応答が無限に続く原因となっている。第3図にIIRフィルタの振幅特性、群遅延特性とインパルス応答の一例を示す。IIRフィルタの位相特性を補償するには全域通過フィルタ(APF)を用いる。APFは全ての周波数に対して振幅特性が1で、位相特性だけが変わるIIRフィルタである。

第4図に第3図のIIRフィルタの位相補償に用いる6/6次のAPFの群遅延特性の一例を示す。第4図では特性に多少うねりがあり、完全な直線位相にできないが、APFの次数をさらに大きくすれば位相補償精度を上げることができる。第3図のIIRフィルタに第4図のAPFを付加することによりフィルタ全体の位相特性を変え、信号通過域で近似的に直線位相特性を持つフィルタとすることができる。

位相補償したフィルタの群遅延特性とインパルス応答波形を第5図に示す。位相補償したIIRフィルタにさらにAPFを追加すると位相特性は

(7)

6と7を切換え、リングングの補償された信号を出力する。

スイッチ6と7は同時にa, b, cに切り換えられ、aではAPFを2段通った過補償IIRフィルタ出力が、bではAPFと遅延補償フィルタを通過した位相補償IIRフィルタ出力が、そしてcでは位相補償されないIIRフィルタ出力が選択される。APFと遅延補償フィルタの遅延時間を合わせておき、フィルタを切り換えても、出力の時間がずれないようにしておく。フィルタ切り換え信号は出力エッジのタイミングに合わせてスイッチの切り換えを行い、出力にリングングが現れないようにする。第1図のような構成により、IIRフィルタのリングング補償が可能であることがわかる。

第2図に第1図の動作波形図を示す。入力にステップ信号が印加されると、出力aには過補償IIRフィルタの出力が、出力bには位相補償IIRフィルタの出力が、出力cにはIIRフィルタの出力が現われる。出力a, b, cの出力タ

(9)

過補償され、元のIIRフィルタのインパルス応答と時間対称な応答を持つフィルタを得ることができる。(第6図に特性と波形を示す。)

こうして得られる3つのフィルタはインパルス応答のピークの時間位置がずれている。そこで遅延時間補償フィルタを用いて遅延時間を補償し、出力を切り換えても応答波形が時間ずれを起こさないようにしておく。遅延時間補償フィルタとして遅延素子をそのまま用いても大まかな時間調整ができる。

〔実施例〕

以下、図面を用いて本発明の実施例を説明する。

第1図において1はリングング補償の対象となるIIRフィルタ、2および3は位相補償用全域通過フィルタ(APF)、4および5は遅延時間補償フィルタ、6および7は切換えスイッチ、8はエッジ検出器、9は切換制御回路である。入力信号に含まれるエッジ部分はエッジ検出器8で検出され、検出信号から切換制御回路9でフィルタ切換信号が作られる。フィルタ切換信号はスイッチ

(8)

イミングは遅延補償フィルタ4, 5により同一時刻となっている。入力ステップ信号のエッジ検出信号から作られた切換制御信号により、出力エッジのT時間前(Tはインパルス応答が十分小さくなるまでの時間Tfより大きい)には出力cを選択し、T時間後までは出力aを選択し、そのほかの時間には出力bを選択する。

第7図に第1図のリングング補償フィルタの切り換え制御回路の一実施例を示す。第7図において10<sub>1</sub>~10<sub>n</sub>は遅延素子、11<sub>0</sub>~11<sub>n</sub>は係数掛算器、12<sub>1</sub>~12<sub>n</sub>は加算器、13はリミタである。入力信号から検出されたエッジ検出信号は、遅延素子列10<sub>1</sub>~10<sub>n</sub>に入力されて遅延時間Dずつ遅延された信号を得る。これに掛算器11<sub>0</sub>~11<sub>n</sub>で係数c<sub>0</sub>~c<sub>n</sub>を掛け、加算器12<sub>1</sub>~12<sub>n</sub>で加算する。係数c<sub>i</sub>は本体のIIRフィルタのインパルス応答継続時間(ほぼTに等しい)の2倍の時間長を持つ点対称な係数で、前半分の期間ですべて正の値をとる。累算結果は両極性リミタ13で振幅制限し、フィルタ切換制御信号k

(10)

とする。

入力信号のエッジ発生頻度が高いときフィルタ切り換え動作を $2T$ よりも短い周期で行なう必要がある。このときフィルタ切り換え動作のタイミングが出力エッジの時間とずれると、誤動作を生じ、リングング補償動作がうまく行かなくなる。そこで上述した点対称係数を応答の中心に対し単調増加する係数とする。

この場合の動作波形を第8図に示す。入力波形から検出されたエッジ検出信号 $e_1$ 、 $e_2$ はIIRフィルタのインパルス応答継続時間より短い間隔で入力される。これに対し切り換え制御回路のフィルタ係数を第8図のようにしおけば、出力は $e_1$ に対する応答 $f_1$ と $e_2$ に対する応答 $f_2$ の和となり、これをリミタに通した出力は出力エッジの中央で切り換わる信号となる。こうしてリングング補償が正しく行える。

第8図におけるエッジ検出信号は1ビットでよいので、遅延素子はシフトレジスタ、掛算器および加算器はROMを用いて容易に構成することが

(11)

示す図、第5図は位相補償IIRフィルタの特性とインパルス応答波形を示す図、第6図は過補償IIRフィルタの特性とインパルス応答波形を示す図、第7図は切り換え制御回路の一実施例を示すブロック図、第8図は第7図の動作波形図である。

1…無限インパルス応答フィルタ、2、3…全域通過フィルタ、4、5…遅延時間補償フィルタ、6、7…フィルタ切替スイッチ、8…エッジ検出回路、9…フィルタ切替制御回路、10<sub>1</sub>~10<sub>n</sub>…遅延素子、11<sub>0</sub>~11<sub>n</sub>…係数掛算器、12<sub>1</sub>~12<sub>n</sub>…加算器、13…リミタ。

代理人 弁理士 小川勝男

(13)

できる。

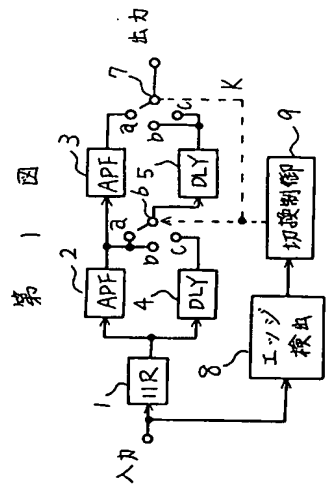
〔発明の効果〕

本発明によれば、IIRフィルタの振償特性をほとんど劣化させることなくリングング補償したフィルタが得られる。IIRフィルタは少ない次数で急峻な遮断特性が得られるが、リングングの発生をとめない、その利点は半減されていた。本発明はこの欠点を取り除き、しかも従来のリングング補償法のように振償特性を劣化させることが無いので、画像信号処理、TV受像機などに用いて画質向上に効果がある。また従来のフィルタにリングング補償のため追加する部分はごく小規模のものであり、すべてデジタル処理であるので容易にLSI化することができる。

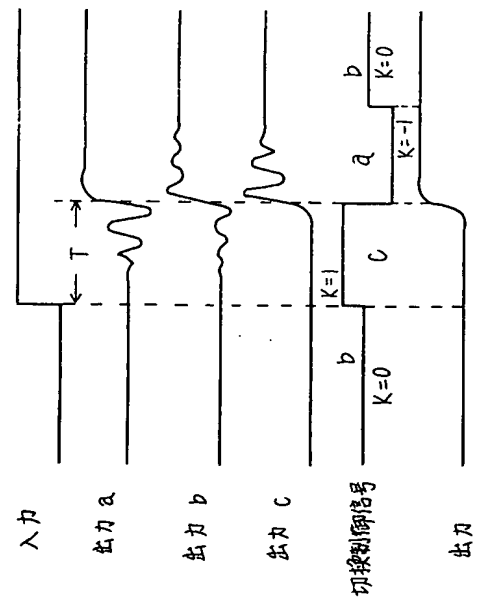
#### 4. 図面の簡単な説明

第1図は本発明の一実施例のフィルタ回路の構成を示すブロック図、第2図は第1図の回路の動作波形図、第3図はIIRフィルタの特性とインパルス応答波形を示す図、第4図はIIRフィルタの位相補償に用いる全域通過フィルタの特性を

(12)

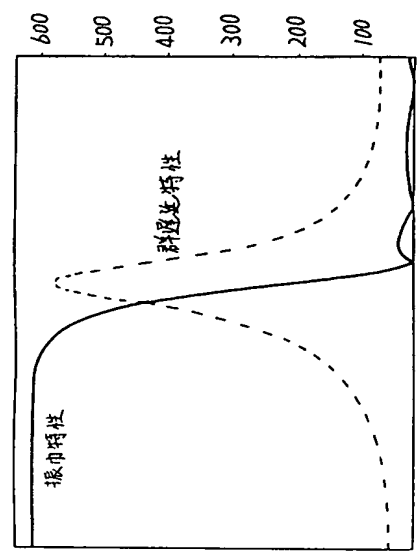


第 2 図

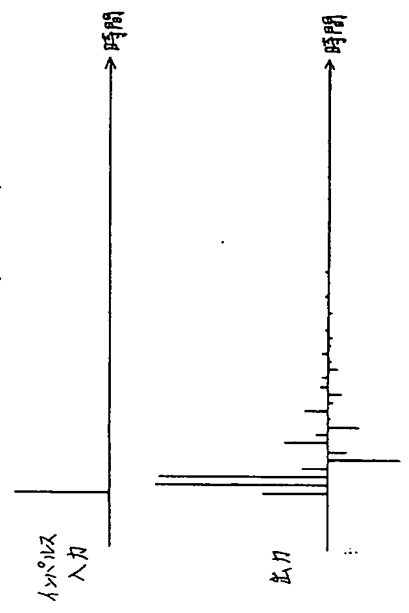


- 1 IIRフィルタ
- 2 全通遅延フィルタ
- 4 遅延時間補償フィルタ
- 5 7409切替制御回路
- 6 7409切替スイッチ
- 8 7409切替制御回路
- 9 7409切替制御回路

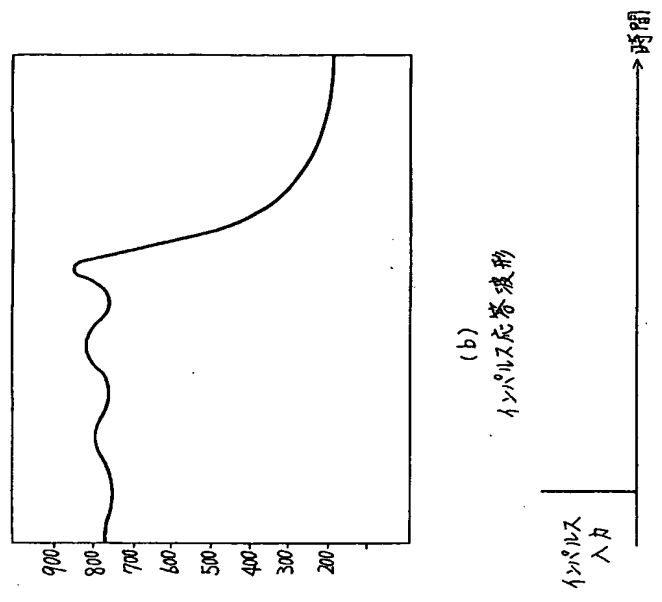
第 3 図  
(a)  
IIR 同環数特性



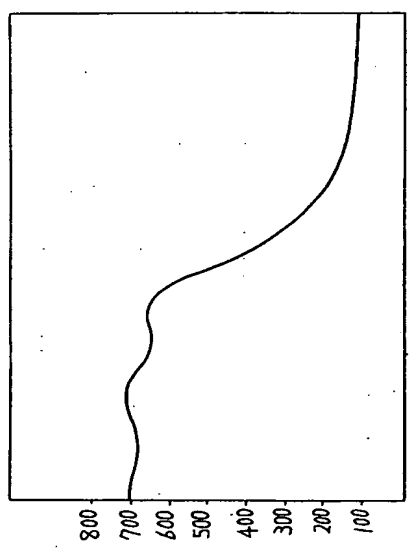
(b)  
IIR インパルス応答波形



第 5 図  
(a)  
位相補償 IIR 群遅延特性

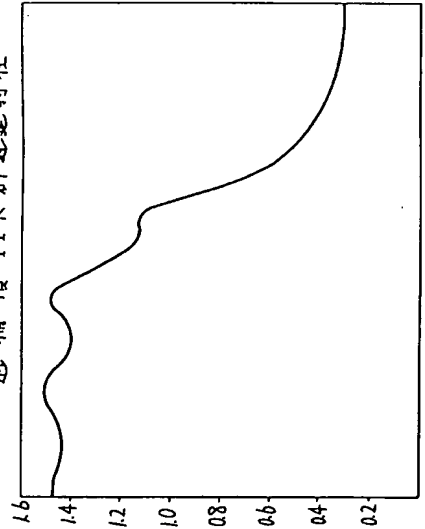


第 4 図  
全通通過, フィルタ群遅延特性

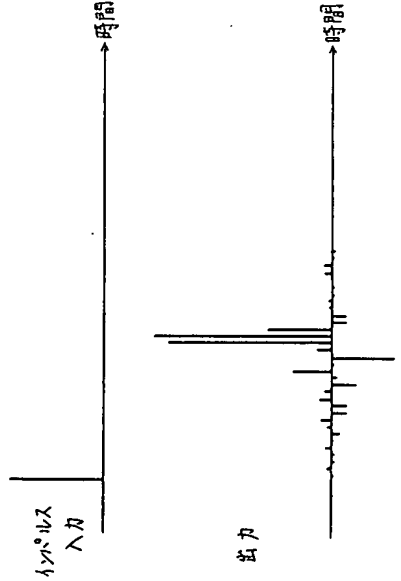




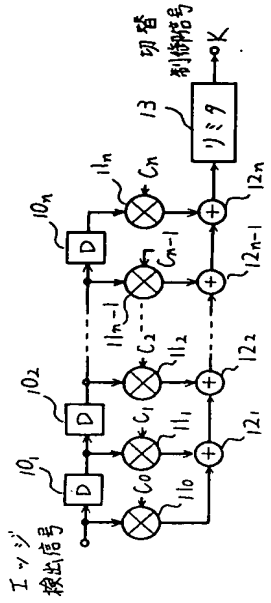
第 6 図  
(a)  
通補償 IIR 群遅延特性



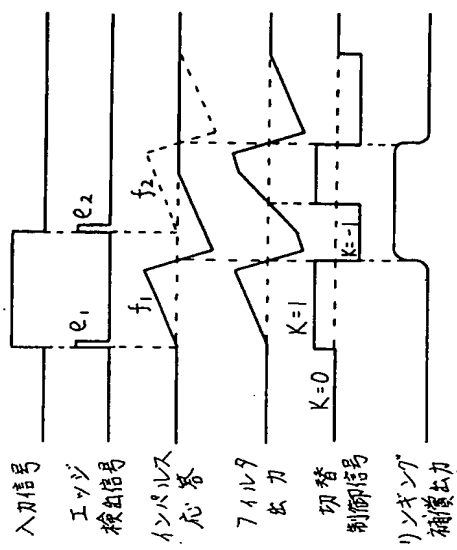
(b)  
インパルス応答波形



第 7 図



第 8 図



- 10 遅延素子
- 11 係数乗算器
- 12 加算器
- 13 リミット

**this Page Blank (uspto)**